

Princip a vlastnosti USB flash paměti („klíčenky“)

Vypracoval: Martin Vondrášek (vondrm4@fel.cvut.cz), 2009

USB flash paměti jsou zařízení pro uchování dat, která se dají přepisovat. K počítači se připojují přes USB rozhraní. Data jsou uchována pomocí polovodičové Flash technologie. Díky jejich vlastnostem a klesající ceně při stoupající kapacitě nahradily většinu ostatních přepisovatelných medií.

Vlastnosti

Výhody USB flash paměti oproti disketám nebo CD-R/RW:

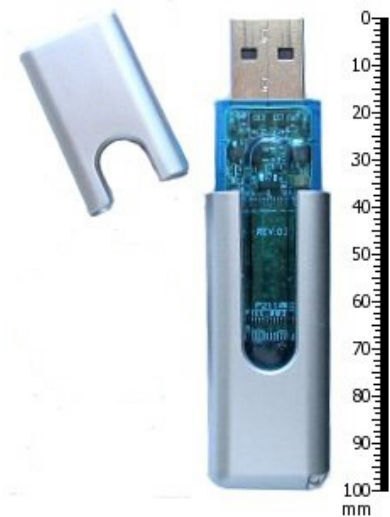
- vyšší fyzická odolnost (proti otřesům, magnetickým polím)
- nemá pohyblivé části
- kompaktní rozměry (většinou okolo 2cm x 8cm)
- velká kapacita (až 64GB)
- snadná připojitelnost přes USB

Kapacita první uvedené USB flash paměti byla pouze 8 MB (byla jí IBM USB Memory Key uvedená v prosinci 2000), s postupným zmenšováním používané výrobní technologie se zvyšovala velikost i rychlost. Dnešní Flash paměti mají až 64GB.

Rychlosti čtení a zápisu jsou závislé na použitém flash chipu a mass storage controlleru. Teoretická maximální rychlost je dána použitým rozhraním USB 2.0 tedy 60 MB/s.

Této rychlosti dnešní paměti ještě nedosahují, maximální rychlosti jsou okolo 35MB/s pro čtení a 30MB/s zápis.

Rychlost je někdy udávána jako 100x, 210x ... základní rychlost se bere 1x rychlost čtení CD – 150 KB/s.



Ilustrace 1: USB flash disk

Konstrukce flash usb disku

Základní části :

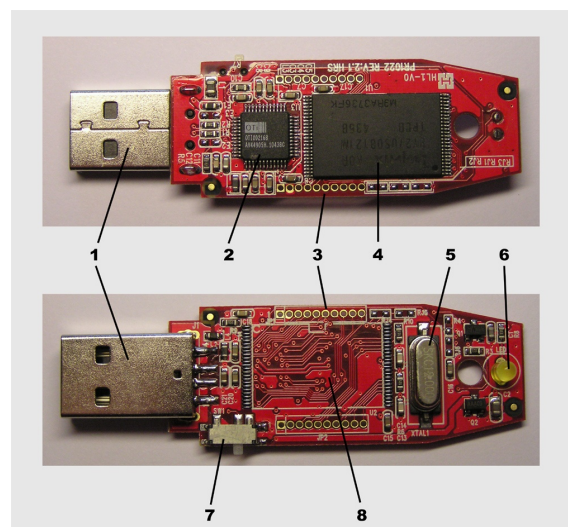
- USB konektor (typ A) [1]
- USB mass storage controller [2]
- flash paměťový chip [4]
- generátor hodinového signálu (12MHz - hodinový signál) [5]

Volitelné:

- indikační LED [6]
- ochrana proti zápisu [7]

USB mass storage controller slouží jako rozhraní mezi vlastní flash chip pamětí a systémem. Udržuje používaný druh file systému a zařizuje také ochranu proti opotřebení paměti.

Integrovaný obvod s součástkami bývá umístěn v plastovém pouzdře. USB konektor je opatřen odnímatelnou krytkou, nebo ho lze zasunout.



Ilustrace 2: USB flash disk vnitřek

Flash paměť

Paměťový chip v USB disku obsahuje velké množství polovodičových hradel. Typ těchto hradel se označuje jako Flash - jedná se o druh EEPROM - Electrically Erasable Programmable Read-Only Memory.

Paměť, která si pamatuje svůj obsah i po odpojení od zdroje el. energie a lze ji elektricky smazat.

Historie technologie

Vychází z EEPROM technologie (float-gate mosfět viz níže), vynalezena Dr. Fujio Masuoka u Toshiba. Patent byl podán v roce 1980. Cílem bylo vyvinout paměť, jejíž cena za bit by byla levnější i za cenu snížení uživatelské přívětivosti programování a čtení.

Vývoj testovacího zařízení byl započat v roce 1983. Spolu s dr. Masuoko se na něm podíleli Asano, pan Iwashashi, Tozawa, Komuro, Tanaka a pan Suzuki.

V červnu 1984 publikovali svoji zprávu na IEDM (International Electron Devices Meeting pořadáný IEEE Institute of Electrical and Electronics Engineers). Ještě před publikováním zprávy se rozhodly pro pojmenování tohoto typu EEPROM paměti Flash.

Jméno navrhl pan Ariizumi - podle schopnosti smazat celý blok paměti najednou - což mu připomnělo blesk fotoaparátu.

Velikost paměťové buňky tehdejší Flash byla 64 čtverečných micrometrů - pro porovnání velikost obdobné paměťové buňky běžné EEPROM byla 272 čtverečných micrometrů.

V roce 1985 se Intel zastavil výzkum UV-EEPROM a začal se věnovat výzkumu Flash technologie.

1987 Toshiba navrhla NAND Flash architekturu

1988 Intel uvedl na trh komerční verzi NOR Flashového chipu.

1989 Toshiba uvádí na trh NAND flash architekturu

Princip funkce Flash paměti

Funkce je založena na technologii plovoucích hradel (Floating gate).

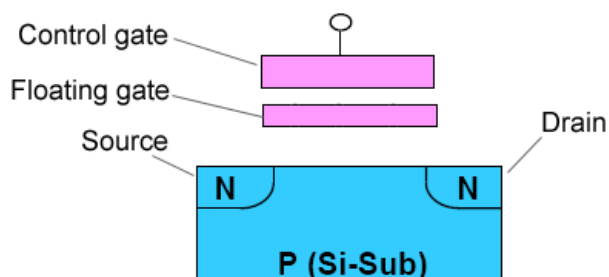
Pokud upravíme strukturu MOSFETu tím, že mezi Control Gate (CG) a substrát vložíme další gate - Floating Gate (FG), který je odizolován od svého okolí pomocí tenké vrstvy SiO₂.

Elektrony umístěné na FG se nemohou přes izolaci dostat pryč a ovlivňují velikost přiloženého napětí na Control gate v substrátu.

Pokud jsou na FG elektrony je potřeba na indukování vodivého kanálu mezi source a drain většího napětí na CG.

Při čtení se na CG přivede čtecí napětí a podle velikosti napětí na source-drain se určí jestli se pamatuje 1 (pokud je kanál indukován) nebo 0 (pokud nevede).

Buňka je v základním stavu nastavena na "1".



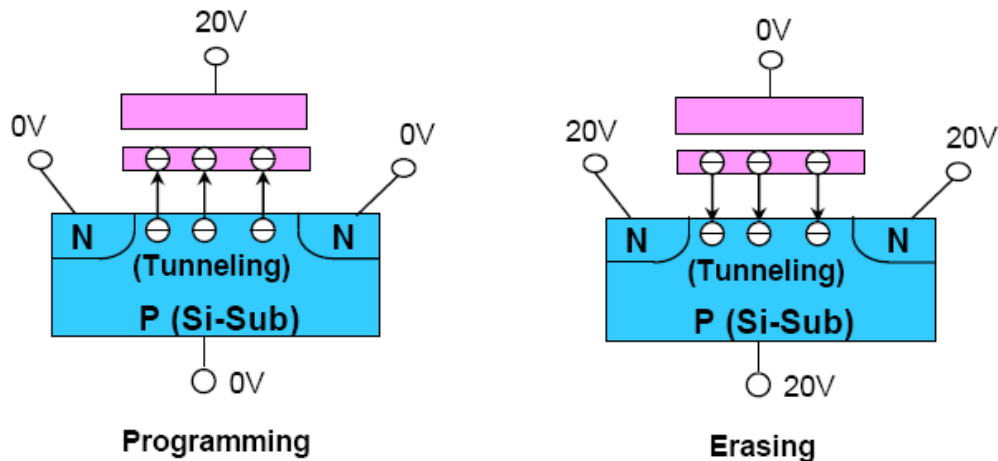
Ilustrace 3: Flash paměťová buňka

MLC multi level cell

Je technologie pomocí které se do jednoho memory cell vejdu 2 bity - stav buňky se odlišuje na 4

různá napětí (podle elektronu chycených na FG) a z těch se zjistí jaké 2 bity jsou v ní uloženy. Za zvýšení kapacity se zaplatilo zvýšením možného výskytu chybných bitů a pomalejším čtením a zápisem.

Programování



Ilustrace 4: Programování a smazání flash NAND paměti

Programování znamená u flash paměti nastavení na dané buňce 0 bit (zakladní stav je 1).

NOR

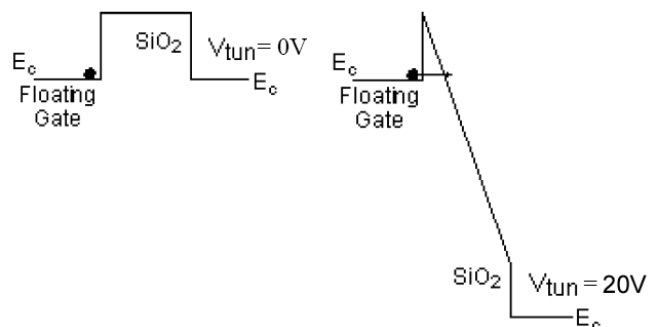
K dodání elektronu na FG u NOR flash se používá channel hot electron injection - velké napětí je přivedeno na CG a drain. Velké elektrické pole na CG vysaje elektrony z vodivého kanálu mezi S a D do float gate.

NAND

U NAND flash paměti se používá k naprogramování (i vymazání) jevu kvantového tunelování - Fowler-Nordheim tunneling.

Pomocí velkého napětí se sníží efektivní šířka energetické bariéry zabranující elektronu přesunout se. Bariéra je napětím zdeformována do stavu, kdy elektron může protunelovat na druhou stranu.

Při programování je na CG přivedeno velké napětí a snížena tak bariéra mezi FG a substrátem - elektrony protunelují na float gate skrz tenkou izolační vrstvu (přibližně 10nm).



Ilustrace 5: Fowler-Nordheim tunelování (energetické hladiny)

Mazání

Logická hodnota daného hradla se vrátí na "1".

Pro vymazání NAND i NOR se používá opět jevu tunelování. Pro odstranění elektronu z FG je nutno

přivést napětí na source, nebo záporné napětí na control gate.

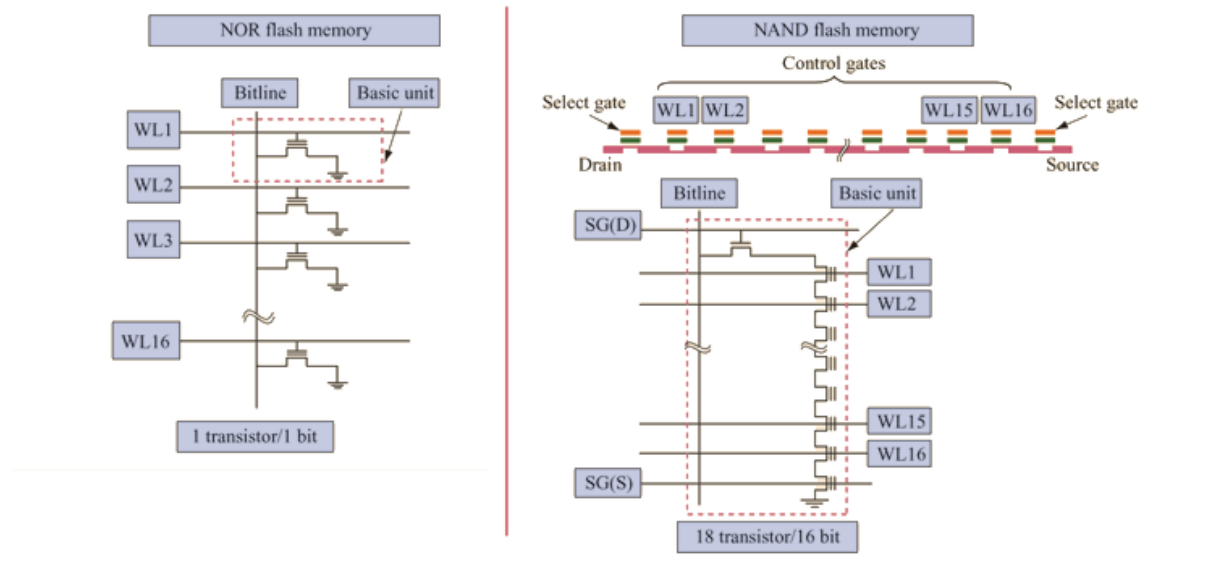
Opotřebení paměťových buněk

Během programování i mazání dochází k poškození izolační vrstvy kolem float gate tunelujícími elektrony a u NOR injekci elektronů. Postupem času se poškození dostane do stavu kdy už vrstva SiO₂ nedokáže dostatečně izolovat FG a buňka se nedá použít pro uchování informace.

U NAND flash paměti dochází k menšímu poškození, protože pro programování používá tunelování. NAND paměť by měla vydržet 100 000 - 1 000 000 cyklu [vymazání, naprogramování] než skončí její životnost.

U NOR technologie je to pouze 100 000 cyklů.

Rozdíl mezi NAND a NOR flash



Ilustrace 6: NOR a NAND flash paměti

NOR architektura využívá jednotlivé buňky zapojené paralelně (konstrukcí připomínající NOR hradlo).

Díky tomu se může adresovat přesná pozice bitu, který se má přečíst. Toto umožňuje provádění na místě (execute in place XIP), kdy se může program provádět přímo v paměti bez nutnosti načíst kód do systémové RAM.

Nevýhodou tohoto řešení je větší zabraná plocha na 1 bit, celkově delší doba mazání a čtení.

V USB flash discích je použita v USB mass storage controlleru.

NAND architektura

Toto řešení se používá v paměťových čipech USB flash disků.

Pro ušetření místa jsou float-gate transistory zapojeny do serie po 16 nebo 32 kusech. Tato serie tranzistoru je opatřena na začátku a na konci výběrovými hradly Select Gate Drain SG(D) a Select Gate Source SG(S). Tyto umožňují vybrat správný úsek paměti a připojit ho na bit line (BL), z které se čtou informace.

Control gate jednotlivých f-g transistoru jsou napojeny na Word Line (WL), pomocí jich se vybere paměťová buňka, která se má číst / programovat.

Takovéto serie jsou zapojeny vedle sebe – každá na příslušnou bit line.

Výhody tohoto zapojení je ušetření místa, které by jinak bylo potřeba na připojení jednotlivých transistorů. Rychlejší časy pro mazání a programování.

Díky zapojení jednotlivých paměťových buněk do serie zabere okolo 60% místa potřebného pro stejně velkou paměť NOR architektury.

Nevýhodou je čtení/programování pouze po celých stránkách paměti a mazání po celých blocích.

Vybraná část paměti je připojena pomocí SG(D) a SG(S) na referenční napětí a bit line.

Na všechny WL kromě toho, které se má číst je přivedeno napětí, které zaručí že se otevřou všechny hradla - bez ohledu jestli je jejich hodnota "0" nebo "1".

Na WL, která se má přečíst je čtecí napětí U_r .

Napětí které je na bit line závisí na logice hodnotě čtené buňky je-li uložena log "1" je na BL referenční napětí (většinou 0), jinak je přednastavená hodnota na bitline.

NAND Flash interface

Kvůli zapojení není možné z paměti číst náhodně - čtení, zápis i mazání je sekvenční.

Z tohoto důvodu se pro operace s daty používá vstupní/výstupní interface.

Čtení a programovací operace je možné provést pouze po celých stránkách, erase operaci pak po celých blocích.

Je důležité že lze zapisovat pouze "0" do stránky. Pro přepsání dat je nutné smazat celý blok dat (32-64 stránek) abychom získaly "1" a mohly původní místo přepsat.

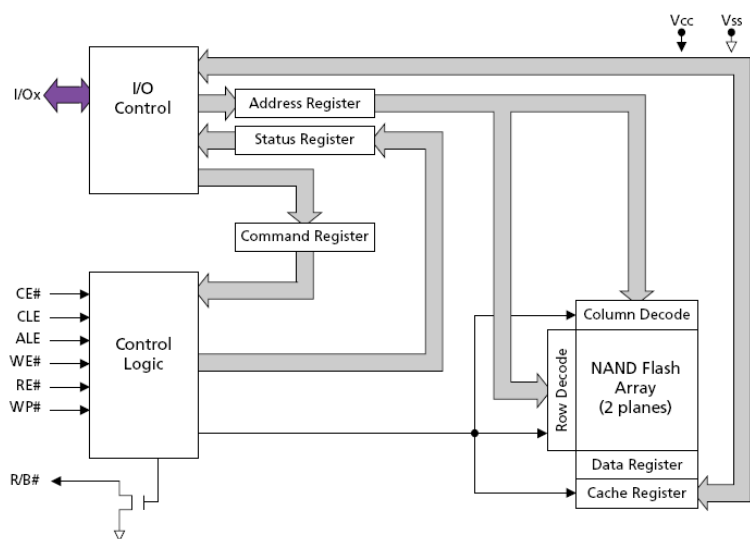
Pro komunikaci s flash chipem se používá 8 bitová sběrnice (I/O 0-7) a 7 stavových ukazatelů.

Je nutné všechny data (ať přicházející pro zápis, nebo čtené) uchovávat v registru.

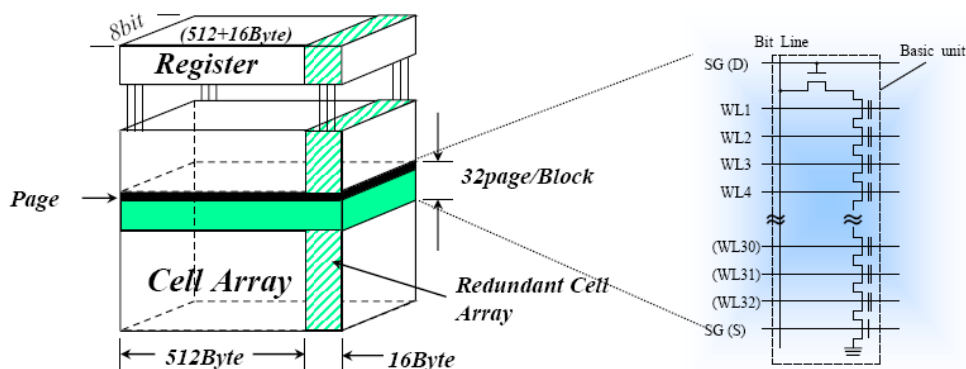
Data pro zápis o velikosti 1 stránky se nejprve načtou do registru a pak teprve zapíší obdobně při čtení se do registru načte celá stránka z požadované adresy a pak teprve začne posílat přes i/o.

Uspořádání paměti

Původní velikost jednotlivých stránek (page) byla 512B (+16B na opravu dat) (zvolena podle velikosti stránky na pevných discích) a 32 stránek na jeden blok (16KB) paměti.



Ilustrace 7: Blokové schéma flash paměti



Ilustrace 8: Uspořádání paměti

Pro dnešní disk o 8Gb může být velikost stránky 2048B (+64B) - 64 stránek na jeden blok (128KB + 4KB). A 8192 bloků.

Korekce chyb

Jak bylo zmíněno výše postupná degradace paměťových buněk jejich preprogramováním vede až ke ztrátě dat, navíc jedna vadná buňka znemožní čtení všech ostatních buněk zapojených do serie – celý blok dat už bude chybný.

USB mass storage controller, který pracuje s flash chipem hlídá počet zápisů do jednotlivých bloků a vadné bloky (vzniklé při výrobě, nebo během používání) přestává používat.

Po každém přemazání se ověřuje jestli jsou všechny buňky bloku na "1", po zápisu se ověřují zapsané "0".

ECC - error correctuing code

Wear leveling

Ochrana proti nadbytečnému opotřebení - při zápisech souboru musí být několikrát přepsán soubor adresáře. Aby nedošlo k rychlému opotřebení je v controlleru implementován algoritmus, který rozloží tyto zápisy do co největšího prostoru - přeloží logickou adresu na různé fyzické při každém zápisu.

File systém

Protože je flash disk čtený po blocích jedná se o blokové zařízení. Vlastní přístup k datům a ochranu před vadnými bloky zařizuje USB mass storage controller může se mohou používat file systémy navržené pro jiná bloková zařízení, nejčastěji FAT, FAT 32.

Na rozdíl od magnetických harddisků netrpí flash disky fragmentací. Vlastní proces defragmentace snižuje životnost zařízení.

Závěr

USB flash paměti jsou dnes nerozšířenější zařízení pro přenos dat.

Oproti předchozím používaným technologiím (diskety, ZIP) mají větší kapacitu, jsou fyzicky odolnější a neobsahují pohyblivé díly.

S postupným používáním menších výrobních technologií se snižují náklady a zvyšuje dostupná kapacita.

Použitá literatura

- (1) Atsushi Inoue, Doug Wong, NAND Flash Applications Design Guide (revision 1.0 April 2003), <http://www.dataio.com/pdf/NAND/Toshiba/NandDesignGuide.pdf.pdf>
- (2) Toshiba, What is NAND Flash Memory?, 2003, <http://www.dataio.com/pdf/NAND/Toshiba/WhatIsNand.pdf.pdf>
- (3) McGraw-Hill Concise Encyclopedia of Physics, Field emission, <http://encyclopedia2.thefreedictionary.com/Fowler-Nordheim+tunneling>
- (4) Wikipedia, USB flash drive, http://en.wikipedia.org/wiki/USB_flash_drive
- (5) Wikipedia, Flash memory, http://en.wikipedia.org/wiki/Flash_memory
- (6) Wikipedia, USB mass storage device class, http://en.wikipedia.org/wiki/USB_mass_storage_device_class
- (7) United States Patent 6819592 - Semiconductor memory, <http://www.freepatentsonline.com/6819592.html>
- (8) Jitu J. Makwana, Dr. Dieter K. Schroder, A Nonvolatile Memory Overview , <http://aplawrence.com/Makwana/nonvolmem.html>
- (9) Micron Technology, Inc., NAND Flash Memory, http://download.micron.com/pdf/datasheets/flash/nand/4gb_nand_m40a.pdf
- (10) Stefan K. Lai, Flash memories: Successes and challenges, <http://www.research.ibm.com/journal/rd/524/lai.html>
- (11) G. W. Burr, B. N. Kurdi, J. C. Scott, C. H. Lam, K. Gopalakrishnan, and R. S. Shenoy, Overview of candidate device technologies for storage-class memory, <http://www.research.ibm.com/journal/rd/524/burr.html>
- (12) J. Vobecký, V. Záhlava, Slidy k předmětu X34 ELE, ČVUT FEL 2006